

特開平7-7943

(43) 公開日 平成7年(1995)1月10日

(51) Int. Cl.⁵H 0 2 M 3/338
3/28

識別記号

A 8726-5H
S 8726-5H

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 1 F D (全 7 頁)

(21) 出願番号 特願平5-172499

(22) 出願日 平成5年(1993)6月18日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 中平 浩二

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72) 発明者 谷 竜太

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

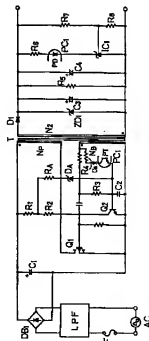
(74) 代理人 弁理士 奥田 和雄

(54) 【発明の名称】 スイッチング電源装置

(57) 【要約】

【目的】 入力電圧の変動にかかわらず過電流保護の動作点の差を少なくすること。

【構成】 入力電圧が高い場合には、抵抗 R_1 とツェナーダイオード D_1 を介してコンデンサ C_2 の電荷は多く充電され、帰還巻線 N_1 から発生する電圧が高くても、コンデンサ C_2 に逆方向に充電される充電電荷は少なくなる。従って、過電流保護の動作点付近において、抵抗 R_1 からのコンデンサ C_2 の充電によりスイッチング素子 Q_1 がオフするまでの時間が短くなる。よって、動作点のシフト幅を少なくできる。入力電圧が低い場合には、上記とは逆にコンデンサ C_2 の充電電荷が少ないために、帰還巻線 N_1 により充電される逆方向の充電電荷は多くなる。従って、抵抗 R_1 からのコンデンサ C_2 の充電によりスイッチング素子 Q_1 がオフするまでの時間が長くなる。よって、動作点のシフト幅を少なくできる。



1

【特許請求の範囲】

【請求項1】 1次巻線、出力巻線及び帰還巻線を有する出力トランスと、上記出力トランスの1次巻線に一端が接続され帰還巻線に制御端子を接続した発振用のスイッチング素子と、出力トランスの出力巻線に接続された整流回路と、この整流回路の出力側に設けられ出力電圧を検出する電圧検出回路と、この電圧検出回路からの信号を受けて出力電圧の定電圧制御と出力電流の過電流制御を行う制御回路とを備え、該制御回路を、上記スイッチング素子の制御端子とアース間に並列に接続した制御用トランジスタと、上記電圧検出回路の信号量に応じてインピーダンスを変化させるインピーダンス要素と、上記制御用トランジスタのベース・エミッタ間に接続され、上記インピーダンス要素の充電時定数によりスイッチング素子のオン時に充電されて上記制御用トランジスタをオンしてスイッチング素子をオフさせると共に、該スイッチング素子のオフ時には上記出力トランスの帰還巻線により発生する電圧により上記充電方向とは逆方向に充電されるコンデンサと、出力電流の過電流時において上記インピーダンス要素の値が大になった時に上記コンデンサを所定の時定数で充電する抵抗とで構成したリンギング・チョーク・コンバータ方式のスイッチング電源装置において、出力トランスの1次巻線に印加される入力電圧の高低に比例した電荷量を上記コンデンサに充電する抵抗回路を設けたことを特徴とするスイッチング電源装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、リンギング・チョーク・コンバータ(RCC)方式を用いたスイッチング電源装置に関するものである。

【0002】

【従来の技術】 図5は従来のFET式のリンギング・チョーク・コンバータ(RCC)方式のスイッチング電源装置の具体回路図を示すものである。尚、この種の従来例としては、例えば、特公平4-90333号公報が挙げられる。交流電源ACがヒューズF及びラインフィルタLPFを介して整流用のダイオードブリッジDB₁の入力端に接続されており、このダイオードブリッジDB₁の出力端には平滑用のコンデンサC₁が接続されている。

【0003】 インバータ回路は、出力トランスT、FETからなるスイッチング素子Q₁、起動用の抵抗R₁、R₂等で構成されている。また、出力トランスTの出力巻線N₁の両端には、整流用のダイオードD₁、定電圧用のツェナーダイオードZD₁、コンデンサC₂、C₃からなる平滑回路が接続されている。

【0004】 更に、出力電圧の安定制御及び過電流保護回路としての電圧検出回路及び制御回路が設けられている。インバータ回路の出力側に設けた電圧検出回路は、出力

2

電圧を分圧して検出する抵抗R₃、R₄、フォトカプラPC₁の発光側の発光ダイオードPD、シャントレギュレータC₁等で構成されている。また、インバータ回路の出力トランスTの帰還巻線N₂側に設けた制御回路は、上記フォトカプラPC₁の発光ダイオードPDと対となるフォトトランジスタPT、抵抗R₅、R₆、ダイオードD₂、スイッチング素子Q₂のゲート・ソース間に並列に接続したトランジスタQ₃、このトランジスタQ₃のベース・エミッタ間に並列に接続したコンデンサC₄等で構成されている。

【0005】 次に、図5に示す回路の動作について説明する。まず、電源が投入された起動時には、抵抗R₁、R₂を介してスイッチング素子Q₁のゲートに電圧が印加されて、該スイッチング素子Q₁がオンする。このスイッチング素子Q₁がオンすると、出力トランスTの1次巻線N₁に電源電圧が印加されて、帰還巻線N₂に1次巻線N₁と同方向に電圧が発生する。この発生した電圧により抵抗R₃を介してコンデンサC₂を充電する。

【0006】 ここで、起動時には、出力電圧はゼロに近くフォトカプラPC₁のフォトトランジスタPTは遮断状態であり、コンデンサC₄は抵抗R₅を流れる電流のみで充電される。また、この時コンデンサC₄には電荷が充電されていないために、短時間で充電される。そして、トランジスタQ₂のベース・エミッタ間の順方向電圧を越え、トランジスタQ₃がオンする。

【0007】 トランジスタQ₃がオンすると、トランジスタQ₃のコレクタ電位がLレベルとなって、スイッチング素子Q₁のゲートはLレベルとして、該スイッチング素子Q₁をオフさせる。従って、起動時には、スイッチング素子Q₁のオン期間は小さく抑えられる。

【0008】 スwitchング素子Q₁がオフすると、該スイッチング素子Q₁のオン時に出力トランスTに蓄積されていたエネルギーは出力巻線N₂を介して放出される。このエネルギーである電圧がダイオードD₁で整流され、コンデンサC₂、C₃からなる平滑回路で平滑されて、負荷に電力が供給されることになる。

【0009】 コンデンサC₂の電荷が抵抗R₃を介して放電していくと、トランジスタQ₃はオフし、スイッチング素子Q₁がオンする。スイッチング素子Q₁がオンすると、再び出力トランスTの1次巻線N₁に電圧が印加されて、出力トランスTにエネルギーを蓄積する。

【0010】 このような発振動作を繰り返して出力電圧が立ち上がってくると、コンデンサC₄はスイッチング素子Q₁のオフ期間に出力トランスTの帰還巻線N₂に発生する電圧により電荷が逆方向に充電される。そのため、電荷が空っぽのときよりも長い充電時間が必要となり、スイッチング素子Q₁のオン期間は長くなる。そして、出力電圧が立ち上がった後は、フォトカプラPC₁のフォトトランジスタPTで遮断状態から能動状態にな

【0016】このように、負荷インピーダンスが最終的

【課題を解決するための手段】本発明は、1次巻線、出力巻線及び帰還巻線を有する出力トランスと、上記出力トランスの1次巻線に一端が接続され帰還巻線に制御端子を接続した発振用のスイッチング素子と、出力トランスの出力巻線に接続された整流回路と、この整流回路の出力端に設けられ出力電圧を検出する電圧検出回路と、

5

この電圧検出回路からの信号を受けて出力電圧の定電圧制御と出力電流の過電流制御を行う制御回路とを備え、該制御回路を、上記スイッチング素子の制御端子とアース間に並列に接続した制御用トランジスタと、上記電圧検出回路の信号量に応じてインピーダンスを変化させるインピーダンス要素と、上記制御用トランジスタのベース・エミッタ間に接続され、上記インピーダンス要素の充電時定数によりスイッチング素子のオン時に充電されて上記制御用トランジスタをオンしてスイッチング素子をオフさせると共に、該スイッチング素子のオフ時には上記出力トランスの帰還巻線により発生する電圧により上記充電方向とは逆方向に充電されるコンデンサと、出力電流の過電流時において上記インピーダンス要素の値が大となった時に上記コンデンサを所定の時定数で充電する抵抗とで構成したリング・チョーク・コンパクター方式のスイッチング電源装置において、出力トランスの1次巻線に印加される入力電圧の高低に比例した電荷量を上記コンデンサに充電する抵抗回路を設けたものである。

【0023】

【作用】本発明によれば、入力電圧が高い場合には、抵抗回路を介してコンデンサの電荷は多く充電されるために、スイッチング素子のオフ時における出力トランスの帰還巻線から発生する電圧が高くて、結果的に帰還巻線からの発生電圧によりコンデンサに逆方向に充電される充電電荷は少なくなる。従って、過電流保護の動作点付近において、スイッチング素子のオン時における抵抗回路からのコンデンサの充電により、制御用トランジスタがオンしてスイッチング素子がオフするまでの時間が短くなり、スイッチング素子のオン期間を短くすることができる。よって、入力電圧が高い場合でも、過電流保護の動作点の出力電流が多い方へのシフト幅を少なくすることができる。また、入力電圧が低い場合には、上記とは逆に抵抗回路を介してのコンデンサの充電電荷が少ないために、スイッチング素子のオフ時における帰還巻線から発生する電圧により充電される逆方向の充電電荷は入力電圧が高い場合と比べて多くなる。従って、過電流保護の動作点付近において、スイッチング素子のオン時における抵抗回路からのコンデンサの充電により、制御用トランジスタがオンしてスイッチング素子がオフするまでの時間が長くなり、スイッチング素子のオン期間を長くすることができる。よって、入力電圧が低い場合でも、過電流保護の動作点の出力電流が少ない方へのシフト幅を少なくすることができる。これにより、入力電圧の高低の差による過電流保護の動作点の差を修正、つまり、少なくすることができる。そして、上記抵抗回路の値を任意に設定することで、入力電圧の差による動作点の差を少なく、又は無くすることができ、従って、入力電圧が変動しても、動作点の変動が少ない、または無いために、入力電圧が高い場合でも、スイッチング素子

6

の破壊も生じない。

【0024】

【実施例】以下、本発明の実施例を図面を参照して説明する。図1に本発明のスイッチング電源装置の具体回路図を示す。尚、図5に示す従来と同じ要素には同一の記号を付して説明を省略し、本発明の要旨の部分について詳述する。また、定電圧制御の動作も従来と同じなので、その動作の説明は省略し、過電流保護の動作点付近の動作について説明する。

【0025】本発明は、入力電圧の変動に応じて、コンデンサC₂の充電時間の補正を行ったものであり、入力電圧が大の時は、コンデンサC₂の充電時間を早くし、入力電圧が小の時は充電時間を遅くするようにしたものである。そして、これにより入力電圧の差による過電流保護の動作点（OCP点）の差を自在に調整するようにしている。

【0026】図1に具体回路図を示す。本実施例は従来例の回路に、抵抗R₁とツエナーダイオードD₁との直列回路（抵抗回路）を付加したものであり、この直列回路を、入力電圧の変化により電圧が変化する部分である抵抗R₁とR₂の接続点と、コンデンサC₂の一端との間に接続したものである。

【0027】かかる回路構成において、コンデンサC₂は、抵抗R₁及びツエナーダイオードD₁を介して充電されるようにしている。すなわち、交流電源からの入力電圧が高い時には、抵抗R₁、抵抗R₂及びツエナーダイオードD₁を介してコンデンサC₂をその電圧値に比例して多く充電し、入力電圧が低い場合には、抵抗R₁、抵抗R₂及びツエナーダイオードD₁を介してコンデンサC₂をその電圧値に比例して少なく充電するようにしている。

【0028】入力電圧が高い場合には、上述のように抵抗R₁とツエナーダイオードD₁を介してコンデンサC₂の電荷は多く充電されるために、スイッチング素子Q₁のオフ時における出力トランスTの帰還巻線N₁から発生する電圧が高くて、結果的に帰還巻線N₁からの発生電圧によりコンデンサC₂に逆方向に充電される充電電荷は少なくなる。従って、過電流保護の動作点付近において、スイッチング素子Q₁のオン時における抵抗R₁からのコンデンサC₂の充電により、トランジスタQ₂がオンしてスイッチング素子Q₁がオフするまでの時間が短くなり、スイッチング素子Q₁のオン期間を短くすることができる。よって、図2に示すように、入力電圧が高い場合でも、過電流保護の動作点（OCP点）の出力電流が多い方へのシフト幅を少なくすることができる。

【0029】また、入力電圧が低い場合には、上記とは逆に抵抗R₁とツエナーダイオードD₁とを介してのコンデンサC₂の充電電荷が少ないために、スイッチング素子Q₁のオフ時における帰還巻線N₁から発生する電

圧により充電される逆方向の充電電荷は入力電圧が高い場合と比べて多くなる。従って、過電流保護の動作点付近において、スイッチング素子 Q_1 のオン時における抵抗 R_1 からのコンデンサ C_1 の充電により、トランジスタ Q_1 がオンしてスイッチング素子 Q_1 がオフするまでの時間が長くなり、スイッチング素子 Q_1 のオン期間を長くすることができる。よって、図2に示すように、入力電圧が低い場合でも、過電流保護の動作点（OCP点）の出力電流が少ない方へのシフト幅を少なくすることができる。

【0030】これにより、入力電圧の高低の差による過電流保護の動作点（OCP点）の差を補正、つまり、少なくすることができる。そして、上記抵抗 R_1 の値を任意に設定することで、入力電圧の差による動作点の差を少なく、又は無くすることができるものである。従って、入力電圧が変動しても、動作点の変動が少ない、または無いために、入力電圧が高い場合でも、スイッチング素子 Q_1 の破壊も生じない。

【0031】（実施例2）実施例2を図3に示す。本実施例では、抵抗 R_1 の一端をコンデンサ C_1 の正極側に接続したものであり、この場合でも先の実施例と同様の効果を得ることができる。

【0032】（実施例3）実施例3を図4に示す。本実施例では、実施例2と比ベツエナードダイオード D_1 を無くして、抵抗 R_1 のみでコンデンサ C_1 を充電するようにしたものである。この場合でも、上記実施例と同様の効果を得ることができる。

【0033】尚、上記各実施例においては、スイッチング素子 Q_1 としてFETを用いた場合について説明したが、スイッチング素子にトランジスタを用いたRCC方式のスイッチング電源回路にも本発明を適用することができるものである。

【0034】

【発明の効果】本発明によれば、入力電圧が高い場合には、抵抗回路を介してコンデンサの電荷は多く充電されるために、スイッチング素子のオフ時における出力トランスの帰還巻線から発生する電圧が高くて、結果的に帰還巻線からの発生電圧によりコンデンサに逆方向に充電される充電電荷は少なくなる。従って、過電流保護の動作点付近において、スイッチング素子のオン時における抵抗回路からのコンデンサの充電により、制御用トランジスタがオンしてスイッチング素子がオフするまでの時間が短くなり、スイッチング素子のオン期間を短くすることができる。よって、入力電圧が高い場合でも、過電流保護の動作点の出力電流が多少い方のシフト幅を少なくすることができる。また、入力電圧が低い場合に

は、上記とは逆に抵抗回路を介してのコンデンサの充電電荷が少ないために、スイッチング素子のオフ時における帰還巻線から発生する電圧により充電される逆方向の充電電荷は入力電圧が高い場合と比べて多くなる。従って、過電流保護の動作点付近において、スイッチング素子のオン時における抵抗回路からのコンデンサの充電により、制御用トランジスタがオンしてスイッチング素子がオフするまでの時間が長くなり、スイッチング素子のオン期間を長くすることができる。よって、入力電圧が低い場合でも、過電流保護の動作点の出力電流が少ない方へのシフト幅を少なくすることができる。これにより、入力電圧の高低の差による過電流保護の動作点の差を補正、つまり、少なくすることができる。そして、上記抵抗回路の値を任意に設定することで、入力電圧の差による動作点の差を少なく、又は無くすることができるという効果を奏するものである。従って、入力電圧が変動しても、動作点の変動が少ない、または無いために、入力電圧が高い場合でも、スイッチング素子の破壊も生じない。

20 【図面の簡単な説明】

【図1】本発明の実施例のスイッチング電源装置の具体回路図である。

【図2】本発明の実施例の入力電圧の変動による過電流保護の出力電流と出力電圧との関係における動作点の変動を示す図である。

【図3】本発明の実施例2のスイッチング電源装置の具体回路図である。

【図4】本発明の実施例3のスイッチング電源装置の具体回路図である。

30 【図5】従来例のスイッチング電源装置の具体回路図である。

【図6】従来例の入力電圧の変動による過電流保護の出力電流と出力電圧との関係における動作点の変動を示す図である。

【符号の説明】

T 出力トランス

N₁ 1次巻線

N₂ 出力巻線

N₃ 帰還巻線

40 Q₁ スwitchング素子

Q₂ 制御用トランジスタ

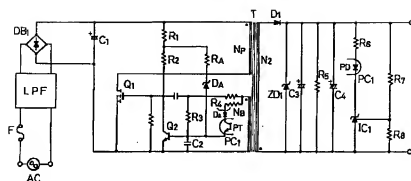
C₁ コンデンサ

P_{C1} フォトカプラ

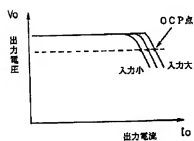
R₁ 抵抗

R₂ 抵抗

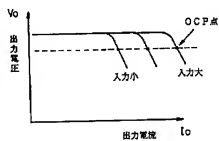
【圖1】



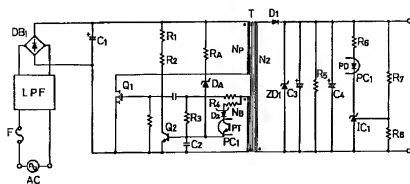
【圖2】



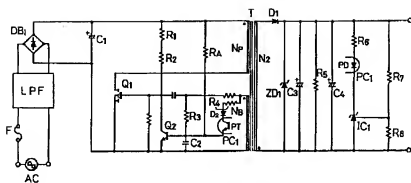
【圖6】



【圖3】



【図4】



【図5】

